

半導體後段廠之現場生產流程與作業管制條件分析方法探討

文/李嘉柱, 李佳穎

本文刊登於機械工業雜誌(1999年)

摘要

『半導體後段』為晶圓製造 (Wafer Fabrication) 後之產業統稱，一般而言包含了晶圓測試 (Circuit Probing, 簡稱 CP)、IC 封裝 (IC Packaging) 與封裝後測試 (Final Testing) 三種製程。IC 封裝與測試由於生產產品精細且品質管制嚴格，所以其製造現場在製品 (Work-In-Process, 簡稱 WIP) 資訊管理相較於其他產業自有其特殊性與複雜性。工廠現場 WIP 資訊系統的核心即為生產作業流程及其作業管制條件設定。然而，在 WIP 資訊系統建置之前對於工廠現場現況流程與作業管制分析為一必要步驟。因此，本文以發展生產現場 WIP 資訊系統的角度，首先針對半導體後段產業之生產流程與管制條件作一介紹與型態分析。其次，提出一生產流程分析之程序 (Procedure) 作為建置 WIP 資訊系統之事前系統分析階段之依據。

壹、前言

半導體之生產大流程是由 IC 設計、晶圓製造、晶圓測試、IC 封裝、封裝後測試所組成 (如圖一所示)，各製程可為獨立生產線或獨立廠家而整合成製造供應鏈【7】。現今半導體相關產業在台灣如雨後春筍般的蓬勃發展，許多的晶圓製造廠持續地在擴廠與新建；相對的其後段生產之封裝與測試的需求亦相當殷切。所謂的『半導體後段』一般而言是指自晶圓代工後之生產包含了晶圓測試、封裝、封裝後測試。台灣目前在專業分工之前提下，逐漸趨向於前段之晶圓製造與後段之封裝測試之生產分工合作。例如，台灣積體電路、聯華電子與華邦電子等大廠專注於晶圓製造代工；而日月光、矽品與華泰等廠專注於後段之封裝與測試。近三年來，在台灣新興投資於半導體後段產業之廠家已達數十家【1】。然而，如何

從眾多廠家中脫穎而出，除了製程能力需達到客戶規格需求外，所提供之資訊服務與生產到交貨速度將是取決勝負的關鍵。因此，提昇客戶滿意度與減少生產成本為半導體後段產業重要課題。

而生產現場資訊之充分掌握與管制，即為提昇客戶滿意度與減少生產成本關鍵之一。所謂生產資訊包含了生產批現況、產能負荷、機台狀態、下線物料、異常批狀態等工廠現場所須得知之生產品、資源與物料資訊；而所謂的生產管制則包含了流程管制、良率管制、品檢管制、物料管制乃至於載具管制與作業人員管制等。工廠現場生產批資訊之收集與管制一般是利用 WIP 管制系統軟體來達成（一般稱為 WIP Tracking System）。而此類型軟體主要為依據所設定之生產流程（稱 Manufacturing Process 或 Routing）與作業管制條件，作生產資料之收集與管制。因此，分析現有之生產流程與作業管制條件為建構一 WIP 資訊系統之重要的課題之一【4】。

半導體後段生產流程大致上與其他產業一般，均由接單、備料、投料、生產與出貨。半導體後段生產型產業特質為產品生命週期短、產品式樣多、大部分為代工之生產型態等。除此之外，所加工之產品相當微小精細且製造上品質水準要求亦相當高。但細部而言，半導體後段生產流程具有下列特點：

1. 客戶導向流程：

半導體後段生產大部分為接受客戶委製或委測，依照客戶之要求進行封裝生產或測試程序。委託的客戶不僅對於其產品之規格會有所要求，亦常會對於生產流程與作業參數會加以要求與規範。舉例而言，IC 封裝生產時客戶常會指定用料，亦常會要求額外之品管檢驗作業、電鍍或蓋印之程序；而於 IC 測試而言，客戶常會決定流程與所要測試之作業站，如有些產品需作高溫測試，有些卻不用；有時客戶會依照當時之測試結果對後續測試步驟或流程有所改變。另外，有時客戶會指定測試機台之品牌與種類。

2. 管制條件多：

為確保生產之產品的品質與避免人為操作錯誤發生，半導體封裝與測試產品於生產過程中常會實施許多不同的管制條件。這些管制包含了生產批數量管制、用料管制、生產參數管制、品檢管制、載具管制、製具管制與作業人員管制等。如何於所開發之 WIP 資訊系統中表達這些管制條件，將是一個重要課題。這些管制有時需要透過確認之動作，如以條碼確認或密碼確認；有些甚至以機台直接連線電腦程式控制方式達成，不需要經由人員鍵入資料。

3. 產品式樣多：

產品式樣多會造成廠內生產時製程變得較為複雜。以封裝製程而言，短短數年由導線架式 (Lead Frame) 的封裝，演進至 BGA (Ball Grid Array) 封裝，至今之 Flip Chip 的封裝。各類型產品在目前使用上有其適用範圍與用途。因此，在往往在同一生產線上同時有許多種不同的產品型態存在。同樣的於 IC 測試而言，產品式樣多也會造成測試流程與載具上的變更。

4. 產品更換快：

電子產品之生命週期甚短，有時半年甚至一季即推出新的產品。產品之變革往往常會造成生產流程上之變更。因此，WIP 資訊系統的設計上需要更有彈性適應生產流程上之變化與作業管制變化上的需求。

5. 生產批量大小不一：

在生產線上，常有量產之產品與工程實驗品一起生產。亦有些大批量訂單與小批量訂單同時生產。所以於 IC 封裝或測試流程中並無所謂之標準批量，往往是客戶所給之數量即是生產批量。如封裝中之批量於 Die Bond 前以下線批量為準，於 Die Bond 後則依其產品之封裝型別而分成不同批量之小批；而於封裝後測試時，批量是依客戶批量而定。

6. 資訊交流快速：

由於半導體後段廠家競爭激烈，競爭廠家彼此已由產品品質競爭提昇至

所提供資訊服務上的競爭。例如：封裝與測試廠需提供每日 WIP 報表、生產批品質報表與網際網路查詢功能予其委託客戶。

基於以上之特點，將半導體後段生產流程與作業管制條件作一歸納與分類，為建構一工廠現場 WIP 管制資訊系統之首要系統分析步驟。於流程分析過程中，其可使得生產現場管理者按照步驟對其生產流程之合理性與整合性作一通盤之考量；另一方面，對於系統開發者而言，其流程分析之結果可作為建置 WIP 資訊系統之依據。因此，一個生產流程與作業管制條件分析之方法論對於建置半導體後段之現場 WIP 資訊系統而言相當的重要。

本文針對半導體封裝測試廠提出生產流程與作業管制分析的步驟，目的為運用系統化之分析方法作為建置 WIP 資訊系統之依據。其後續章節如下所敘。首先針對半導體後段之晶圓測試、封裝與封裝後測試之生產流程與作業管制分別作一簡介，在此特別強調以生產現場資訊系統建構的角度來作介紹。其次，提出一個半導體後段生產流程與管制條件之分析程序 (Procedure)，依此程序可清楚地定義出生產流程與管制條件。最後為本文之結論。

貳、 半導體後段流程與管制條件簡介

本節以建構生產現場在製品管制資訊系統之觀點，介紹一般半導體後段之生產流程與作業管制條件。在此僅作一概略性的描述，主要是點出半導體後段之封裝與測試與一般製造生產所不同之特性；至於個別之差異點，則須利用夏桀所提出之方法加以分析。

以下依照流程別分成晶圓測試、IC 封裝及封裝後測試加以介紹。

- 晶圓測試 (Circuit Probing, CP)

晶圓片由晶圓製造廠產出後隨即進入測試廠中進行晶圓測試，其流程如圖二(a)所示。而晶圓測試主要目的為測試所生產之晶圓功能與電性是否良

好。經過第一次晶圓針測(Circuit Probe 1 , 稱 CP1)測試後得到可修補資料 , 再將可修補晶片資料與晶圓輸入雷射修補機 , 以雷射光將有問題之細胞元替置換。經過雷射修補機之晶圓 , 須再做一次晶圓針測 (Circuit Probe 2 , 稱 CP2) , 通過 CP2 測試後即作品管抽檢入庫【2】。

此製程基本上以片為單位紀錄每一片上之良品數與不良品數。CP 流程甚短且無特殊之作業管制 , 因此如同一般之生產流程建立即可。

- IC 封裝 (IC Packaging)

典型的封裝流程如圖二(b)所示。IC 封裝主要的目的為將晶圓片切割分開 (此步驟稱為 Wafer Saw) , 在將晶粒黏著於導線架 (Lead Frame) 或基板 (Substrate) 上 (稱為 Die Bonding) ; 而後將導線架或基板上之晶粒外接信號線至其接腳上 (稱為 Wire Bonding) ; 接著覆蓋絕延材料於晶粒上 (稱為 Molding) ; 最後蓋印(Marking)與去框 (稱為 Trim/From) 後使其可成為特定功能之獨立晶片。此製程之功能為提供 IC 具備抵抗惡劣環境的能力、簡便的操作、安全的使用以及提供優雅的造型以提高產品的附加價值。【2 , 6】

IC 封裝於製造現場從晶圓投料到成品出貨正常大約需要三天至七日 , 其間包含品檢作業大約經過十幾道作業站 (按照不同封裝型別有所不同) 。每一站收集的資料大概僅有良品數、報廢數與遺失數 , 而每站之不良原因數量亦需收集 ; 而品檢站需按照抽樣標準抽取其抽驗數 , 一般而言大致按照 MIL-STD105 表抽檢。而其流程較特殊的有二 , 其一為封裝製程對於用料管制較為重視 , 其二為在 Die Bonding 站後由於載具之緣故原本之一大批會拆成數批 (其批量大小之決定按照產品之封裝型別) 。

- 封裝後測試 (或稱最終測試)

IC 封裝完成後尚需經過成品測試 , 一般可分成邏輯成品測試與記憶體成品測試 (其流程如圖二(c)所示) 。在此以記憶體 (DRAM) 成品測試為例說明。成品測試又分可為 FT1 (Final Test 1) 、 FT2 (Final Test 2) 與 FT3 (Final Test 3) 一般 FT1 只進行基本的功能測試(Functional Test) 和直流測試(Direct

Current Test), FT2 則區分記憶體晶片之存取時間。兩者之不同在於測試溫度, FT1 測試溫度為常溫 FT2 則為高溫, 而 FT3 一般為低溫測試。此外, FT1 與 FT2 之間尚有預燒 (Burn-In), 根據溫控爐中的溫度與時間長短等數據, 使 IC 元件提早進入產品穩定之生命期。成品測試後則依測試結果蓋印分類, 並在出廠前進行品管取樣測試。【2, 5】

一般而言, 測試程序自 FT1、FT2 或 FT3 後即可分成數個 BIN (目前一般最多分成 8 個 BIN 或 16 個 BIN), 所謂的 BIN 是指 IC 測試完之等級, 每一種產品各有其 BIN 別的定義, 其主要是由測試程式所定義。舉例而言, 產品 A 於 FT2 定義 BIN1 與 BIN3 為良品、BIN4~BIN8 為不良品而 BIN2 為未定義; 產品 B 可能 BIN2 為良品, BIN4~BIN6 為不良品其餘 BIN 未定義。此外, 測試流程往往會按照測試時之現況而更動原有流程。例如, 於 FT 站後若良率過低往往委測客戶會要求重測, 以確認其測試結果為產品之問題。而線上分批與並批之情況亦常會發生, 例如於電性抽測後若不符允收標準則可能分批作重預燒 (Re-Burn In) 動作。另外, 品管站如 IQC (進貨檢驗) OQC (出貨檢驗) EQC (電氣抽測, 一般於 FT 之後由品檢人員執行) 等其品管抽樣法則, 也會因客戶之要求而有所不同。於最終測試中, 在流程與管制上之狀況較多且異常處理較為複雜, 但無用料問題; 其次, BIN 資料之收集為其重點, 每一站之 BIN 分布需詳加紀錄, 以作為日後分析與查詢之依據。

總而言之, 半導體後段生產之流程包含了一般生產之狀況, 如按不同產品建構生產流程與作業管制規範等。其較特殊之情形, 如封裝之 Die Bond 站後之分批與各作業站所須之物料管制, 於最終測試之 BIN 資料收集與線上流程更改等。而在為不同封裝後測試廠商建構其 WIP 資訊系統時, 需收集之資料與作業管制大多類似。但仍有一些特殊之資料收集與特殊作業管制會依不同廠商有所不同。因此, 一個制式化之程序在建構 WIP 資訊系統之前可用於分析生產流程

與各作業站之管制條件實屬必要。

參、 半導體後段生產流程與作業管制分析步驟

由上節知，半導體後段生產中不論封裝或測試基本上均有一個主要的流程。以此主流程中再衍生出不同的小流程與其他的管制條件。然而，製程中管制條件亦可因一些特定因子（如客戶、產品型號、產品等級、產品版次等）而改變。因此，本節提出一個生產流程分析之步驟，作為事前架構 WIP 系統之系統分析之依循。所提出之步驟主要的觀點是以由上到下（TOP-DOWN）的方式進行，由主要生產之產品型態開始先分析其流程；而後針對每一作業站之所應收集之資料項目、管制條件與作業行為作一分析。最後針對生產異常狀態、整合介面與報表加以分析。

在此分成下列九個步驟加以詳述：

(1) 產品型態及其生產流程資料收集：

系統分析者於開始專案之初，首先需至欲建置 WIP 資訊系統廠商處收集相關生產產品與生產流程資訊。本階段可依照現有製程資料或瞭解生產流程者洽談得到目前廠內生產流程資訊。以圖三所列表格填入收集之資訊，本階段對於資料僅需紀錄不需分析。另外，對於未來可能生產之產品亦需加以收集資料。於圖三中，表頭為產品基本資料，包含了產品名稱、客戶、Package Type、Device No 與其他特殊規格；另外，亦需估算產品之 Cycle Time 與產品所佔生產比例，作為參考之資料。而後針對各個產品之流程逐站作一紀錄，紀錄的內容包含作業站名稱、作業站類別、作業時間、作業區域與作業站描述。而紀錄時以正常生產站別填入，異常流程可於備註描述或於第五步驟異常流程分析加以描述。若時間允許，資料收集越多越好；若時間有限，則由先重要產品收集。若為新設之工廠，則可由有經驗之工程師訪談取得相關之生產流程資料。而所謂

作業站類別可分成一般生產站、品檢站、外包站與其他四類。而作業時間以小時為單位粗估即可。此外，在執行本步驟之前，對於 IC 封裝與測試先有一個基本瞭解較能收到事倍功半之效。

(2) 工廠現場生產主流程定義：

於第一階段所收集資料後，系統分析者需對於所收集之資料作一合併整理與分析（如圖四所示）。分析之準則為對於相同之客戶產品類別作一合併整理。作業站（Operation，簡稱 OP）視其需要，適當地予以合併。在 WIP 中所謂的 OP 是指需要登記與管制作業資料之基本單位。合併之準則為可一起作資料收集與管制的站即可合併，如封裝之 Die Bond 與 Proxy Curing 即可合併為同一站。最後整理出數個代表流程以流程圖表示。

(3) 作業站登記與管制資料收集：

而收集作業站登記與管制資料可依照第二步驟所整理之產品製程分站收集。資料收集表如圖五所示，此圖類似於 IDEF 方式定義。此表中最左邊為輸入資料定義、中間為作業資料收集項目定義、最右邊為輸出定義；而上面為管制條件，下為所用資源與物料。而『輸入』部分主要為上站之站名、傳入之資料（如良品數或 BIN 資料）等資訊。而『處理』部分主要敘述本作業站之功能、所應收集之資料項目等。而『輸出部分』主要敘述下站之站名、傳出之資料。『管制部分』主要為設定之參數與管制之法則。『資源與物料』為敘述所用之資源（如機台等）與須用之物料。如此即可完整的定義每一站之行為。此類資訊之取得可由現有之作業指導書或由該站負責人訪談中取得相關資訊。

(4) 作業站登記與管制資料分析：

收集完每一作業站之資料後，接下來需作整合分析。首先針對同一作業站集合，整理其相同點與相異點。而每一站均需作此分析。最後每一作業站統可合成一作業資料與管制表。此表類似圖五所列，將每一作業站

之行為與所應收集之資料作一整合，可作為日後於 WIP 資訊系統中定義作業管制之依據。

(5) 生產異常處理程序分析：

上述之四個步驟均為正常流程之動作分析，但一般而言生產線上常會有一些異常（Hold）情況發生。如生產良率過低、機台故障造成不良品、人為操作錯誤等均會造成生產線異常停擺。而所設計之 WIP 資訊系統亦需要管制生產異常之情形。分析異常可分成三個階段，即異常發生點分析、異常批開立與異常解除處理。所謂『異常發生點分析』是指分析在生產流程中何處會產生異常，如每一作業站是否可能有異常產生、是否須操作者手動產生異常等情況。而『異常批開立』是指異常發生時如何決定那些批須停線之動作，如有時發現某批異常須停止其他相關批之流程，及須註記相關之資料。最後『異常解除處理』為對於以發生異常之生產批如何解除異常狀態之處理程序，可能之處理為續下站、本站重做、回某站重做、換流程與報廢入倉等處理。

(6) WIP 投入、WIP 產出與半成品入庫處理程序分析：

此一階段為分析流程之啟始、結束與中途入庫之處理程序。生產流程之啟始首先定義其進入點，有的為進貨登記而有的則為工單開立後為其進入點。WIP 進入點基本上需定義所應輸入資料（如產品資料、數量、規範與客戶等資料），基本上按照所輸入資料即可得知用哪一個生產流程下線生產。而進入點所需分析之事項為決定其進入點、決定所需鍵入之資料、進入點處理之步驟。其次，需定義流程之結束點，一般為待入庫站或包裝站。基本上流程之結束點往往會與庫存系統有所資料交換。所以需定義資料交換之格式與處理方式。除此之外，在製程中之半成品入庫也是常發生的情況，關於其發生之時間點與料號之變化，和庫存之交換處理界面亦需加以定義。

(7) 其他整合介面分析：

WIP 資訊系統常會與其他子系統（如 ERP、SCM、物料搬運與機台監控系統）或 MES（Manufacturing Execution System）之其他子模組（如 SPC、現場排程等）作連結【3】。此因牽扯到其他系統功能架構，故其複雜度甚高。但欲發揮整體資訊系統效益，系統間之整合為必然之趨勢。此部份會因整合的對象不同而方法有異，將於日後另撰文詳敘。

(8) 報表收集與分析：

此階段為收集公司內部與給其客戶之報表（Report）。這些報表可大致可分成生管報表、品管報表、生產報表與給客戶報表等。需分別與生管人員、品管人員與生產人員討論，亦可由現有收集報表作分析。對於所收集之報表需作一統合分析，需將相同之報表合併與合理化分析。分析完後須與廠商確認。往往在報表分析後，會發現系統某些資訊未收集。例如，若無收集個別作業員之生產資訊則無法得到生產人員績效報表之資料。此時則須更動系統分析架構，如作業站分析中加入人員工時資料登入，才可達成需求。

(9) 分析結果對應至所選用之 WIP 資訊系統：

上述所收集與分析的資料，已將所要建構之 WIP 資訊系統之內容與範圍作了定義。接著將所分析結果對應至所用之 WIP 資訊系統，先看功能上是否可滿足需求。若全部滿足，則可將所收集的資料建入系統中；反之，若有部分不滿足（此狀況常發生），則可先嘗試用其他方式建立於系統中或評估後與使用者溝通後取消此管制。若皆無法達到，則需要作客製化（Customization）開發，此部份常為特定報表、特殊管制項目、特殊功能處理與特定之異常處理等。客製化部分於一般專案中約佔百分之三十以上。

上述九個步驟為建置半導體後段廠之 WP 資訊系統之事前分析之依據。若於任何一步驟有資訊不充分或前步驟分析更改，則需再與建置廠商訪談取得所要之資訊或更動原有規劃。於開發或建置一個資訊系統之時，事前分析之完備可決定

所開發系統之成敗。而任何分析步驟均需有相關之資料文件與訪談紀錄，以作為日後發展與系統設計者規格對照之參考。其分析之時間長短會依分析者之流程熟悉度與建置廠商配合度而有所不同，但一般要求最多於一至二個月內完成。

肆、 結論

在半導體後段封裝測試生產中，生產之產品自進貨、經過數個生產站或品檢站後至出貨均需紀錄完整的收集與管制生產批資料，以作為生產決策之參考。所需收集的資料包含生產批良品數、不良品數及所用之物料等；所需管制的有生產良率管制、使用物料管制、品檢管制與現場資源管制等。而這些資料收集與作業管制均需依靠 WIP 資訊系統來達成。而建構 WIP 生產資訊收集與管制機制的的第一步即作工廠內現有或規劃中之生產流程與作業管制條件分析。本文以收集與管制 WIP 資料之觀點，首先針對半導體後段製造封裝與測試之一般性生產流程與常見之管制作一簡介，且對其生產流程作一分類與探討。主要目的為提出一個符合半導體後段製造之流程分析步驟，作為開發 WIP 資訊系統之事前系統分析程序之依據。本文所提之方法分成九個步驟，前四步驟為生產流程與生產作業站管制分析，其次針對生產異常之產生與處理作分析，而後針對一些介面整合部分（如投入、產出與其他介面整合部分）作分析，最後為報表分析與對應分析。

所提出之步驟主要強調的第一個重點為清楚之步驟階段，使系統分析者可有所依循一步一步達成其系統分析之目的。而每一步驟均須有一階段性的目標，關於所需配合的人、所需備妥之資料與所需備妥之表格亦需加以事先規劃與告知建置廠商。如此才可使所作之分析更有效率。而另一重點為文件化（Documentation），任何步驟均需有完整文件與紀錄之產出才可使分析結果可延續至系統開發者瞭解。此外，日後若可結合現有之系統分析軟體工具如 UML（Unified Modeling Language）則可使得分析更具完整性【8】。而所提出之生產流程分析的方法論同樣亦可用於其他產業，但因應各種不同之狀況或許分析步驟

與內容須加以調整。

伍、 參考文獻：

- [1] 工業技術研究院電子工業研究所，『1998 半導體工業年鑑』，1998。
- [2] 何宗憲、陳建良等七人，『IC 測試與製程簡介』，*機械工業雜誌*，1998，第 189 期，189-203。
- [3] 李嘉柱、蔣添樺、張昭偉、陳凱瀛、吳德常，『MIRL-MES 整合性解決方案』，*機械工業雜誌*，1998，第 189 期，181-188。
- [4] 李嘉柱，『IC 構裝/測試廠 WIP 應用實例介紹』，*機械工業雜誌*，1997，第 172 期，161-170。
- [5] 吳萬錕、陳竹一，『記憶體晶片測試工程簡介』，*電子月刊*，1996，第二卷，第十一期，54-59。
- [6] 黃國平、陳昭亮，『IC 構裝製程與設備簡介』，*機械工業雜誌*，1995，六月，187-194。
- [7] R. Uzsoy, C. Y. Lee and L. A. Martin-Vega, “A Review of Production Planning and Scheduling Models in Semiconductor Industry. Part 1: System Characteristics, Performance Evaluation and Production Planning”, *IIE Transactions*, 1992, Vol. 24, No. 4, 47-60.
- [8] G. Booch, J. Rumbaugh, I. Jacobson, *The Unified Modeling Language*, Addison Wesley, 1999.

作者簡介: 李嘉柱

清華大學工業工程博士，曾任工研院機械所研究員，玄奘人文管理學院助理教授，現任典通科技股份有限公司經理，專長領域於 MES 系統發展、建置與導入。

作者簡介: 李佳穎

中華大學資訊工程碩士，曾任工研院系統中心研究員、工研院機械所研究員、工研院機械所副研究員，現任艾碼科技股份有限公司總經理，專長領域於 MES 系統發展、建置與導入。